

1709-35620

ELECTRON EMITTING ELEMENT, ELECTRON SOURCE, IMAGE FORMING DEVICE, AND MANUFACTURE OF THEM

Patent number: JP9035620

Publication date: 1997-02-07

Inventor: MOTOI YASUKO; YAMANOE MASATO

Applicant: CANON INC

Classification:


- international: H01J1/30; H01J9/02; H01J31/12

- european:

Application number: JP19950202764 19950718

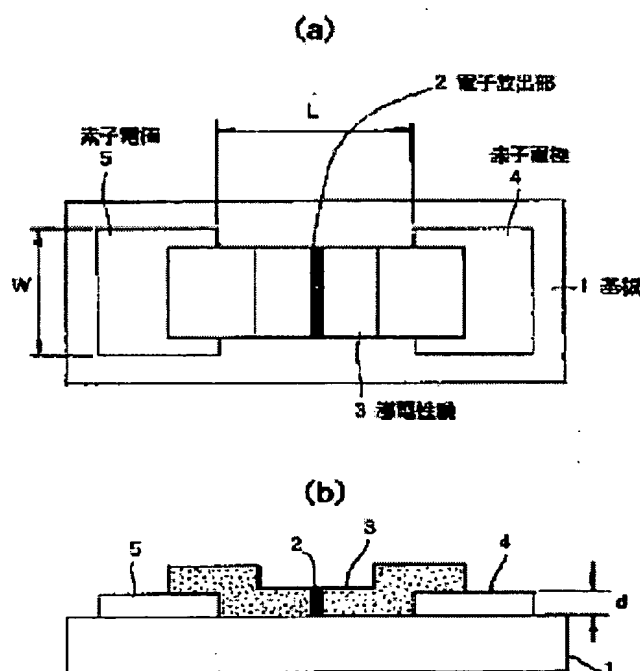
Priority number(s):

Also published as:

 JP9035620 (/**Abstract of JP9035620**

PROBLEM TO BE SOLVED: To provide an electron emitting element having no noise at the time of driving, high emission efficiency, and band to deteriorate even by long time driving.

SOLUTION: Element electrodes are formed on an insulating base board, between the element electrodes is communicated to form a conductive coat including an Si fine crystal fine particle, and the conductive coat is electrified to form an electron emission part. Then, voltage is applied to the conductive coat under the existence of an organic substance to deposit carbon having high crystallinity with the Si fine crystal fine particle as a core.



Data supplied from the esp@cenet database - Worldwide

409-35620

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-35620

(43) 公開日 平成9年(1997)2月7日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所	
H 0 1 J	1/30		H 0 1 J	1/30	B
	9/02			9/02	B
	31/12			31/12	C

審査請求 未請求 請求項の数15 F D (全 21 頁)

(21) 出願番号	特願平7-202764	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成7年(1995)7月18日	(72) 発明者	元井 泰子 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72) 発明者	山野辺 正人 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74) 代理人	弁理士 豊田 善雄 (外1名)

(54) 【発明の名称】 電子放出素子、電子源、画像形成装置、及びこれらの製造方法

(57) 【要約】

【課題】 駆動時にノイズがなく、放出効率が高く、長時間駆動によっても劣化しにくい電子放出素子を提供する。

【解決手段】 絶縁性基板上に素子電極を形成し、該素子電極間を連絡してS i 微結晶微粒子を含む導電性膜を形成し、該導電性膜に通電処理して電子放出部を形成した後、有機物質の存在下で上記導電性膜に電圧を印加し、上記S i 微結晶微粒子を核として、結晶性の高い炭素を堆積させる。

【特許請求の範囲】

【請求項1】 電極間に、電子放出部を有する導電性膜を有する電子放出素子であって、上記導電性膜が、少なくとも、Si及び炭素元素を含む微結晶微粒子を有することを特徴とする電子放出素子。

【請求項2】 電極が同一面上に配置された平面型の素子である請求項1の電子放出素子。

【請求項3】 電極が絶縁層を介して上下に位置し、該絶縁層の側面に導電性膜が設けられた垂直型の素子である請求項1の電子放出素子。

【請求項4】 前記電子放出素子は、表面伝導型電子放出素子である請求項1～3いずれかの電子放出素子。

【請求項5】 請求項1の電子放出素子の製造方法であって、絶縁性基板上に一对の電極を形成し、該電極間に導電性膜を形成し、該導電性膜上にSi微結晶微粒子を形成し、該導電性膜に電子放出部を形成した後、上記Si微結晶微粒子を核として、炭素を堆積させることを特徴とする電子放出素子の製造方法。

【請求項6】 請求項1の電子放出素子の製造方法であって、絶縁性基板上に一对の電極を形成し、該電極間に導電性膜を形成し、該導電性膜上にSiC微結晶微粒子を形成し、該導電性膜に電子放出部を形成した後、上記SiC微結晶微粒子を核として、SiC或いは炭素を堆積させることを特徴とする電子放出素子の製造方法。

【請求項7】 導電性膜上に、少なくともSi元素を含む微結晶膜を形成する工程が、プラズマCVD法である請求項5又は6の電子放出素子の製造方法。

【請求項8】 導電性膜上に、少なくともSi元素を含む微結晶膜を形成する工程が、熱CVD法である請求項5又は6の電子放出素子の製造方法。

【請求項9】 請求項1～4いずれかの電子放出素子を複数個並列に配置し結線してなる素子列を少なくとも1列以上有し、各素子を駆動するための配線がはしご状配置されていることを特徴とする電子源。

【請求項10】 請求項1～4いずれかの電子放出素子を複数個配列してなる素子列を少なくとも1列以上有し、該素子を駆動するための配線がマトリクス配置されていることを特徴とする電子源。

【請求項11】 請求項9の電子源と、画像形成部材、及び情報信号により各素子から放出される電子線を制御する制御電極を有することを特徴とする画像形成装置。

【請求項12】 請求項10の電子源と画像形成部材とを有することを特徴とする画像形成装置。

【請求項13】 請求項5～8いずれかの製造方法で同一基板上に複数の電子放出素子を形成してなることを特徴とする電子源の製造方法。

【請求項14】 請求項13の製造方法で得られた電子源を、該電子源から放出される電子線を制御する制御電極と、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形

成装置の製造方法。

【請求項15】 請求項13の製造方法で得られた電子源を、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子、該素子を複数用いた電子源、それを用いた表示装置や露光装置等の画像形成装置、更にはこれらの製造方法に関する。

【0002】

【従来の技術】電極間に、電子放出部を含む導電性膜を有する電子放出素子、中でもとりわけ、前記導電性膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用する表面伝導型電子放出素子が知られている。

【0003】表面伝導型電子放出素子の典型的な構成例としては、絶縁性の基板上に設けた一对の素子電極間を連絡する金属酸化物等の導電性膜に、予めフォーミングと称される通電処理により電子放出部を形成したものが挙げられる。フォーミングは、導電性膜の両端に電圧を印加通電することで通常行われ、導電性膜を局部的に破壊、変形もしくは変質させて構造を変化させ、電氣的に高抵抗な状態の電子放出部を形成する処理である。電子放出は、上記電子放出部が形成された導電性膜に電圧を印加して電流を流すことにより、電子放出部に発生した亀裂付近から行われる。

【0004】上記電子放出素子は、構造が単純で製造も容易であることから、大面積に亘って多数配列形成できる利点がある。そこで、この特徴を活かすための種々の応用が研究されている。例えば表示装置等の画像形成装置への利用が挙げられる。

【0005】従来、多数の電子放出素子を配列形成した例としては、並列に該電子放出素子を配列し、個々の電子放出素子の両端（両素子電極）を配線（共通配線とも呼ぶ）にて夫々結線した行を多数行配列（梯型配置とも呼ぶ）した電子源が挙げられる（特開平1-31332号公報、同1-283749号公報、同2-257552号公報）。また、特に表示装置においては、液晶を用いた表示装置と同様の平板型表示装置とすることが可能で、しかもバックライトが不要な自発光型の表示装置として、電子放出素子を多数配置した電子源と、この電子源からの電子線の照射により可視光を発光する蛍光体とを組み合わせた表示装置が提案されている（アメリカ特許第5066883号明細書）。

【0006】上記電子放出素子を利用した表示装置において、高品位、高精細な画像を大画面で得るためには、電子放出素子の行・列の数が夫々数百～数千となり、非常に多くの電子放出素子を配列する必要がある。従っ

て、各電子放出素子の電気特性が均一で制御しやすいことが望まれる。

【0007】

【発明が解決しようとする課題】しかしながら、上記電子放出素子においては、真空中での動作時に、放出電流の時間的変動即ちノイズ、放出電流の減少（劣化）、放出電流値の大きさ等の問題があった。本発明は、このような問題を解決し、動作駆動時に、安定で、十分な電子放出量のある高性能の電子放出素子、及び該素子を用いてなる電子源の提供を目的とする。また、本発明は、該電子源を用いることにより、明るく安定な画像形成装置、例えばフラットテレビの提供を目的とするものである。

【0008】

【課題を解決するための手段】請求項1～4の発明は、電子放出素子であって、電子放出部を有する導電性膜が、少なくともSi及び炭素元素を含む微結晶膜を有することを特徴とする。本発明においては、表面伝導型電子放出素子が好適に構成される。

【0009】請求項5～8の発明は、上記電子放出素子の製造方法であって、導電性膜上に、Si元素或いはSiCの微結晶微粒子を形成し、導電性膜に電子放出部を形成した後、上記微結晶微粒子を核として炭素或いはSiCを堆積させることを特徴とする。

【0010】また請求項9、10の発明は、上記電子放出素子を用いてなる電子源、請求項11、12の発明は、該電子源を用いてなる画像形成装置、請求項13～15の発明は、これらの製造方法である。

【0011】

【発明の実施の形態】電子放出素子には平面型と垂直型があり、まず、平面型電子放出素子の基本的な構成について説明する。

【0012】図1(a)、(b)は、平面型表面伝導型電子放出素子の基本的な構成を示す図である。

【0013】図1において1は基板、2は電子放出部、3は導電性膜、4と5は素子電極である。

【0014】基板1としては、例えば石英ガラス、Na等の不純物含有量を減少させたガラス、背板ガラス、背板ガラスにスパッタ法等によりSiO₂を積層した積層体、アルミナ等のセラミックス等が挙げられる。

【0015】対向する素子電極4、5の材料としては、一般的導体材料が用いられ、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属あるいは合金及びPd、Ag、Au、RuO₂、Pd-Ag等の金属あるいは金属酸化物とガラス等から構成される印刷導体、In₂O₃、-SnO₂等の透明導電体及びポリシリコン等の半導体導体材料等から適宜選択される。

【0016】素子電極間隔L、素子電極長さW、導電性膜3の形状等は、応用される形態等によって設計される。

【0017】素子電極間隔Lは、数百Å～数百μmであることが好ましく、より好ましくは、素子電極4、5間に印加する電圧等により、数μm～数十μmである。

【0018】素子電極長さWは、電極の抵抗値や電子放出特性を考慮すると、好ましくは数μm～数百μmであり、また素子電極厚dは、数百Å～数μmである。

【0019】尚、図1に示される電子放出素子は、基板1上に、素子電極4、5、導電性膜3の順に積層されたものとなっているが、基板1上に、導電性膜3、素子電極4、5の順に積層したものとしてもよい。

【0020】本発明において、導電性膜3は良好な電子放出特性を得るためには、微粒子で構成された微粒子膜が特に好ましく、その膜厚は、素子電極4、5へのステップカバレッジ、素子電極4、5間の抵抗値及び後述するフォーミング条件等によって適宜選択され、好ましくは数Å～数千Åで、特に好ましくは10Å～500Åであり、その抵抗値は、10³～10⁷Ω/□のシート抵抗値である。

【0021】本発明においては、更に導電性膜3上、或いは、導電性膜3を構成する微粒子間に、炭素、Si及びこれらの化合物のいずれかからなる微結晶の微粒子を有する。この微結晶微粒子からなる膜の膜厚は、200Å以下、好ましくは100Å以下であり、導電性を有する。

【0022】導電性膜3を構成する材料としては、例えばPd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₆、GdB₆等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン等が挙げられる。

【0023】尚、本発明において微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態（島状も含む）の膜をさす。微粒子膜である場合、微粒子の粒径は、数Å～数千Åであることが好ましく、特に好ましくは10Å～200Åである。

【0024】電子放出部2は、導電性膜3の一部に形成された高抵抗の亀裂であり、導電性膜3の膜厚、膜質、材料及び後述する通電フォーミング等の製法に依存して形成される。また、数Åより数百Åの粒径の導電性微粒子を有することもある。この導電性微粒子は、導電性膜3を構成する材料の元素の一部、あるいは全てと同様のものである。また、電子放出部2及びその近傍の導電性膜3には、導電性膜3の材料からなる微粒子、炭素、Si及びそれらの化合物のいずれかからなる微結晶微粒子を有する。

【0025】本発明において、上記微結晶微粒子は真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピンナー法等によって形成される。

【0026】次に、垂直型表面伝導型電子放出素子の基本的な構成について説明する。

【0027】図2は、垂直型電子放出素子の基本的な構成を示す図で、図中21は段差形成部材で、その他図1と同じ符号は同じ部材を示すものである。

【0028】基板1、電子放出部2、導電性膜3及び素子電極4、5は、前述した平面型電子放出素子と同様の材料で構成されたものである。

【0029】段差形成部材21は、例えば真空蒸着法、印刷法、スパッタ法等で付設された SiO_2 等の絶縁性材料で構成されたものである。この段差形成部材21の膜厚は、先に述べた平面型電子放出素子の素子電極間隔L（図1参照）に対応するもので、段差形成部材21の作成法や素子電極4、5間に印加する電圧等により設定されるが、好ましくは数百 \AA ～数十 μm であり、特に好ましくは数百 \AA ～数 μm である。

【0030】導電性膜3は、通常、素子電極4、5の作成後に形成されるので、素子電極4、5の上に積層されるが、導電性膜3の形成後に素子電極4、5を作成し、導電性膜3の上に素子電極4、5が積層されるようにすることも可能である。また、平面型電子放出素子の説明においても述べたように、電子放出部2の形成は、導電性膜3の膜厚、膜質、材料及び後述するフォーミング条件等の製法に依存するので、その位置及び形状は図2に示されるような位置及び形状に特定されるものではない。

【0031】尚、以下の説明は、上述の平面型電子放出素子と垂直型電子放出素子の内、平面型を例にして説明するが、平面型電子放出素子に代えて垂直型電子放出素子としてもよい。

【0032】電子放出素子の製法としては様々な方法が考えられるが、その一例を図3に基づいて説明する。尚、図3において図1と同じ符号は同じ部材を示すものである。

【0033】1) 基板1を洗剤、純水及び有機溶剤により十分に洗浄した後、真空蒸着法、スパッタ法等により素子電極材料を堆積させた後、フォトリソグラフィ技術により基板1の面上に素子電極4、5を形成する（図3(a)）。

【0034】2) 素子電極4、5を設けた基板1上に有機金属溶液を塗布して放置することにより、素子電極4と素子電極5間を連絡して有機金属薄膜を形成する。

尚、有機金属溶液とは、前述の導電性膜3の構成材料の金属を主元素とする有機化合物の溶液である。この後、有機金属薄膜を加熱焼成処理し、リフトオフ、エッチング等によりパターンニングされた導電性膜3を形成する（図3(b)）。尚、ここでは、有機金属溶液の塗布法

により説明したが、これに限ることなく、例えば真空蒸着法、スパッタ法、化学的気相堆積法（CVD法）、分散塗布法、ディッピング法、スピンナー法等によって有機金属膜を形成することもできる。

【0035】次に、炭素、Si及びそれらの化合物のいずれかからなる微結晶微粒子をプラズマCVD法、熱CVD法等により、微結晶形成条件下で形成する。プラズマCVD法では、原料ガスを基板を設置した基板加熱源を持つ真空チャンバーに流し、Rf（13.56MHz）、 μW 等の高周波電源によって、発生したプラズマにより分解し、微結晶微粒子を堆積させる。原料ガスには、 SiH_4 、 Si 、 H_2 、 CH_4 、 C 、 H_2 等が好適に用いられ、更に、微結晶微粒子が堆積し易いように、水素ガスを適宜混合する。

【0036】熱CVD法では、W等のフィラメントを原料ガスの熱分解温度に設定し、分解堆積したり、原料ガスの熱分解温度に設定できる真空加熱炉に基板を設置し、微結晶微粒子が堆積し易いように、水素ガスを適宜混合した原料ガスを流し、分解し、微結晶微粒子を堆積させる。

【0037】3) 続いて、フォーミングと呼ばれる通電処理を施す。素子電極4、5間に、不図示の電源より通電すると、導電性膜3の部位に構造の変化した電子放出部2が形成される（図3(c)）。この通電処理により導電性膜3を局所的に破壊、変形もしくは変質せしめ、構造の変化した部位が電子放出部2である。

【0038】フォーミングの電圧波形の例を図4に示す。

【0039】電圧波形は、特にパルス波形が好ましく、パルス波高値を定電圧とした電圧パルスを連続的に印加する場合（図4(a)）と、パルス波高値を増加させながら電圧パルスを印加する場合（図4(b)）とがある。

【0040】まず、パルス波高値を定電圧とした場合について図4(a)で説明する。

【0041】図4(a)における T_1 及び T_2 は電圧波形のパルス幅とパルス間隔であり、例えば、 T_1 を $1\mu\text{sec} \sim 10\text{msec}$ 、 T_2 を $10\mu\text{sec} \sim 100\text{msec}$ とし、波高値（フォーミング時のピーク電圧）を前述した電子放出素子の形態に応じて適宜選択して、適当な真空度の真空雰囲気下で、数秒から数十分印加する。尚、印加する電圧波形は、図示される三角波に限定されるものではなく、矩形波等の所望の波形を用いることができる。

【0042】次に、パルス波高値を増加させながら電圧パルスを印加する場合について図4(b)で説明する。

【0043】図4(b)における T_1 及び T_2 は図4(a)と同様であり、波高値（フォーミング時のピーク電圧）を、例えば0.1Vステップ程度ずつ増加させ、図4(a)の説明と同様の適当な真空雰囲気下で印加す

る。

【0044】尚、パルス間隔T、中に、導電性膜3（図1及び図2参照）を局部的に破壊、変形もしくは変質させない程度の電圧、例えば0.1V程度の電圧で素子電流を測定して抵抗値を求め、例えば1MΩ以上の抵抗を示した時にフォーミングを終了する。

【0045】4）次に、通電フォーミングが終了した素子に活性化工程と呼ぶ処理を施す。活性化工程とは、該工程により素子電流 I_1 、放出電流 I_2 が著しく変化する工程である。

【0046】活性化工程は、例えば、有機物質のガスを含有する雰囲気下で、通電フォーミングと同様に、パルスの印加を繰り返すことを行なうことができる。この雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に、雰囲気内に残留する有機ガスを利用して形成することができる他、イオンポンプなどにより一旦十分に排気した真空中に、適当な有機物質のガスを導入することによっても得られる。この時の好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため、場合に応じて適宜設定される。適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール、アルデヒド、ケトン、アミン、フェノール、カルボン酸、スルホン酸等の有機酸類等を挙げることができ、具体的には、メタン、エタン、プロパンなど C_nH_{2n+2} で表わされる飽和炭化水素、エチレン、プロピレンなど C_nH_{2n} 等の組成式で表わされる不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻酸、酢酸プロピオン酸等が使用できる。更に、 SiH_4 、 Si_2H_6 、 CH_4 、 C_2H_2 等の原料ガスを供給し、更に好ましくは、微結晶微粒子が堆積し易いように、水素ガスが適宜混合された状態で、パルス電圧の印加を繰り返す。本工程により、真空中に存在する有機物質、或いは原料ガスから、既に形成された微結晶微粒子を核として、炭素、Si及びこれらの化合物を堆積することで、結晶性の高い膜が形成され、 I_1 、 I_2 が著しく変化する。

【0047】本工程は、 I_1 と I_2 を測定しながら、例えば、 I_1 が飽和した時点で終了とする。尚、印加する電圧のパルス幅、パルス間隔、パルス波高値は適宜設定されるが、パルス波高値は、好ましくは動作駆動電圧である。

【0048】ここで、炭素、Si及びこれらの化合物とは、グラファイト、非晶質カーボン、微結晶SiC、非晶質SiCであり、結晶性が高いとは、グラファイト、微結晶SiCの占める割合の高いことを指し、TEM、ラマン等でその結晶性の度合いが測定される。

【0049】5）更に好ましくは、こうして作製した電

子放出素子を、上記活性化工程での真空度より高い真空度の真空雰囲気にして動作駆動する。また、より好ましくは、このより高い真空度の真空雰囲気下で80℃～150℃の加熱後、動作駆動する。

【0050】尚、活性化工程の真空度より高い真空度の真空雰囲気とは、例えば約 10^{-6} torr以上の真空度を有する真空度であり、より好ましくは、超高真空系であり、炭素及び炭素化合物が新たに堆積しない真空度である。

10 【0051】上記5）の工程により活性化工程によって新たに堆積された炭素、Si及びこれらの化合物の安定化を促すことができる。

【0052】このようにして得られる電子放出素子の基本特性を以下に説明する。

【0053】図5は、電子放出素子の電子放出特性を測定するための測定評価系の一例を示す概略構成図で、まずこの測定評価系を説明する。

【0054】図5において、図1と同じ符号は同じ部材を示す。また、51は素子に素子電圧 V_1 を印加するための電源、50は素子電極4、5間の導電性膜3を流れる素子電流 I_1 を測定するための電流計、54は電子放出部より放出される放出電流 I_2 を捕捉するためのアノード電極、53はアノード電極54に電圧を印加するための高圧電源、52は放出電流 I_2 を測定するための電流計、55は真空装置、56は排気ポンプである。

【0055】電子放出素子及びアノード電極54等は真空装置55内に設置され、この真空装置55には不図示の真空系等の必要な機器が具備されていて、所望の真空下で電子放出素子の測定評価ができるようになっている。

【0056】排気ポンプ56は、ターボポンプ、ロータリーポンプ等からなる通常の高真空装置系と、イオンポンプ等からなる超高真空装置系とから構成されている。また、真空装置55全体及び電子放出素子の基板1は、ヒーターにより200℃程度まで加熱できるようになっている。尚、この測定評価系は、後述するような表示パネル（図8における201参照）の組み立て段階において、表示パネル及びその内部を真空装置55及びその内部として構成することで、前述のフォーミング工程、活性化工程及び後述するそれ以後の工程における測定評価及び処理に応用することができるものである。

【0057】以下に述べる電子放出素子の基本特性は、上記測定評価系のアノード電極54の電圧を1kV～10kVとし、アノード電極54と電子放出素子の距離Hを2～8mmとして行った測定に基づくものである。

【0058】まず、放出電流 I_2 及び素子電流 I_1 と、素子電圧 V_1 との関係の典型的な例を図6に示す。尚、図6において、放出電流 I_2 は素子電流 I_1 に比べて著しく小さいので、任意単位で示されている。また、縦軸、横軸共にリニアスケールである。

【0059】図6から明らかなように、電子放出素子は、放出電流 I_e に対する次の3つの特徴的特性を有する。

【0060】まず第1に、電子放出素子はある電圧（しきい値電圧と呼ぶ：図6中の V_{th} ）以上の素子電圧 V_p を印加すると急激に放出電流 I_e が増加し、一方しきい値電圧 V_{th} 以下では放出電流 I_e が殆ど検出されない。即ち、放出電流 I_e に対する明確なしきい値電圧 V_{th} を持った非線形素子である。

【0061】第2に、放出電流 I_e が素子電圧 V_p に対して単調増加する特性（MI特性と呼ぶ）を有するため、放出電流 I_e は素子電圧 V_p で制御できる。

【0062】第3に、アノード電極54（図5参照）に捕捉される放出電荷は、素子電圧 V_p を印加する時間に依存する。即ち、アノード電極54に捕捉される電荷量は、素子電圧 V_p を印加する時間により制御できる。

【0063】放出電流 I_e が素子電圧 V_p に対してMI特性を有すると同時に、素子電流 I_p も素子電圧 V_p に対してMI特性を有する場合もある。このような電子放出素子の特性の例が図6（a）に示す特性である。一方、図6（b）に示すように、素子電流 I_p は素子電圧 V_p に対して電圧制御型負性抵抗特性（VCNR特性と呼ぶ）を示す場合もある。いずれの特性を示すかは、電子放出素子の製法及び測定時の測定条件等に依存する。但し、素子電流 I_p が素子電圧 V_p に対してVCNR特性を有する電子放出素子でも、放出電流 I_e は素子電圧 V_p に対してMI特性を有する。

【0064】次に、本発明の電子源における電子放出素子の配列について説明する。

【0065】本発明の電子源における電子放出素子の配列方式としては、従来の技術の項で述べたような梯子型配置の他、 m 本のX方向配線の上に n 本のY方向配線を層間絶縁層を介して設置し、電子放出素子の一对の素子電極に夫々X方向配線、Y方向配線を接続した配置方式が挙げられる。これを以後単純マトリクス配置と呼ぶ。まず、この単純マトリクス配置について詳述する。

【0066】前述した電子放出素子の基本的特性によれば、単純マトリクス配置された電子放出素子における放出電子は、しきい値電圧を超える電圧では、対向する素子電極間に印加するパルス状電圧の波高値とパルス幅で制御できる。一方、しきい値電圧以下では殆ど電子は放出されない。従って、多数の電子放出素子を配置した場合においても、個々の素子に上記パルス状電圧を適宜印加すれば、入力信号に応じて電子放出素子を選択し、その電子放出量が制御でき、単純なマトリクス配線だけで個別の電子放出素子を選択して独立に駆動可能となる。

【0067】単純マトリクス配置はこのような原理に基づくもので、本発明の電子源の一例である、この単純マトリクス配置の電子源の構成について図7に基づいて更に説明する。

【0068】図7において基板1は既に説明したようなガラス板等であり、この基板1上に配列された電子放出素子104の個数及び形状は用途に応じて適宜設定されるものである。

【0069】 m 本のX方向配線102は、夫々外部端子 $D_{x1}, D_{x2}, \dots, D_{xm}$ を有するもので、基板1上に、真空蒸着法、印刷法、スパッタ法等で形成した導電性金属等である。また、多数の電子放出素子104にほぼ均等に電圧が供給されるように、材料、膜厚、配線幅が設定されている。

【0070】 n 本のY方向配線103は、夫々外部端子 $D_{y1}, D_{y2}, \dots, D_{yn}$ を有するもので、X方向配線102と同様に作成される。

【0071】これら m 本のX方向配線102と n 本のY方向配線103間には、不図示の層間絶縁層が設置され、電気的に分離されて、マトリクス配線を構成している。尚、この m, n は共に正の整数である。

【0072】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等で形成された SiO_2 等であり、X方向配線102を形成した基板1の全面或は一部に所望の形状で形成され、特に、X方向配線102とY方向配線103の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。

【0073】更に、電子放出素子104の対向する素子電極（不図示）が、 m 本のX方向配線102と、 n 本のY方向配線103と、真空蒸着法、印刷法、スパッタ法等で形成された導電性金属等からなる結線105によって電気的に接続されているものである。

【0074】ここで、 m 本のX方向配線102と、 n 本のY方向配線103と、結線105と、対向する素子電極とは、その構成元素の一部あるいは全部が同一であっても、また夫々異なってもよく、前述の素子電極の材料等より適宜選択される。これら素子電極への配線は、素子電極と材料が同一である場合は素子電極と総称する場合もある。また、電子放出素子104は、基板1あるいは不図示の層間絶縁層上どちらに形成してもよい。

【0075】また、詳しくは後述するが、前記X方向配線102には、X方向に配列された電子放出素子104の行を入力信号に応じて走査するために、走査信号を印加する不図示の走査信号印加手段が電気的に接続されている。

【0076】一方、Y方向配線103には、Y方向に配列された電子放出素子104の列の各列を入力信号に応じて変調するために、変調信号を印加する不図示の変調信号発生手段が電気的に接続されている。更に、各電子放出素子104に印加される駆動電圧は、当該電子放出素子104に印加される走査信号と変調信号の差電圧として供給されるものである。

【0077】次に、以上のような単純マトリクス配置の

本発明の電子源を用いた本発明の画像形成装置の一例を、図8～図10を用いて説明する。尚、図8は表示パネル201の基本構成図であり、図9は蛍光膜114を示す図であり、図10は図8の表示パネル201で、NTSC方式のテレビ信号に応じてテレビジョン表示を行うための駆動回路の一例を示すブロック図である。

【0078】図8において、1は上述のようにして電子放出素子を配置した電子源の基板、111は基板1を固定したリアプレート、116はガラス基板113の内面に蛍光膜114とメタルバック115等が形成されたフ

ェースプレート、112は支持枠であり、リアプレート111、支持枠112及びフェースプレート116にフリットガラス等を塗布し、大気中あるいは窒素中で、400～500℃で10分以上焼成することで封着して外

囲器118を構成している。
【0079】図8において、2は図1における電子放出部に相当する。102、103は、電子放出素子104の一对の素子電極4、5と接続されたX方向配線及びY方向配線で、夫々外部端子D_{x1}～D_{xn}、D_{y1}～D_{yn}を有している。

【0080】外囲器118は、上述の如く、フェースプレート116、支持枠112、リアプレート111で構成されている。しかし、リアプレート111は主に基板1の強度を補強する目的で設けられるものであり、基板1自体で十分な強度を持つ場合は別体のリアプレート111は不要で、基板1に直接支持枠112を封着し、フェースプレート116、支持枠112、基板1にて外

囲器118を構成してもよい。また、フェースプレート116、リアプレート111の間にスペーサーと呼ばれる不図示の支持体を更に設置することで、大気圧に対して十分な強度を有する外囲器118とすることもできる。

【0081】蛍光膜114は、モノクロームの場合は蛍

10

20

30

40

50

4の内面側には通常メタルバック115が設けられる。メタルバック115の目的は、蛍光体122（図9参照）の発光のうち内面側への光をガラス基板113側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するための電極として作用すること、外囲器118内で発生した負イオンの衝突によるダメージからの蛍光体122の保護等である。メタルバック115は、蛍光膜114の作製後、蛍光膜114の内面側表面の平滑化処理（通常フィルミングと呼ばれる）を行い、その後A1を真空蒸着等で堆積することで作製できる。

【0084】フェースプレート116には、更に蛍光膜114の導電性を高めるため、蛍光膜114の外面側に透明電極（不図示）を設けてもよい。

【0085】前述の封着を行う際、カラーの場合は各色蛍光体122と電子放出素子104とを対応させなくてはならないため、十分な位置合わせを行なう必要がある。

【0086】外囲器118内は、不図示の排気管を通じ、 1×10^{-7} torr程度の真空度にされ、封止される。また、外囲器118の封止を行う直前あるいは封止後に、ゲッター処理を行うこともある。これは、外囲器118内の所定の位置に配置したゲッター（不図示）を加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、例えば $1 \times 10^{-5} \sim 1 \times 10^{-7}$ torrの真空度を維持するためのものである。

【0087】尚、前述したフォーミング及びこれ以降の電子放出素子の各製造工程は、通常、外囲器118の封止直前又は封止後に行われるもので、その内容は前述の通りである。

【0088】上述の表示パネル201は、例えば図10に示されるような駆動回路で駆動することができる。尚、図10において、201は表示パネル、202は走査回路、203は制御回路、204はシフトレジスタ、205はラインメモリ、206は同期信号分離回路、207は変調信号発生器、V_x及びV_yは直流電圧源である。

【0089】図10に示されるように、表示パネル201は、外部端子D_{x1}～D_{xn}、外部端子D_{y1}～D_{yn}及び高圧端子H_vを介して外部の電気回路と接続されている。この内、外部端子D_{x1}～D_{xn}には前記表示パネル201内に設けられている電子放出素子、即ちm行n列の行列状にマトリクス配置された電子放出素子群を1行（n素子）ずつ順次駆動して行くための走査信号が印加される。

【0090】一方、外部端子D_{y1}～D_{yn}には、前記走査信号により選択された1行の各電子放出素子の出力電子ビームを制御するための変調信号が印加される。また、高圧端子H_vには、直流電圧源V_yより、例えば10k

Vの直流電圧が供給される。これは電子放出素子より出力される電子ビームに、蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0091】走査回路202は、内部にm個のスイッチング素子(図10中 $S_1 \sim S_m$ で模式的に示す)を備えるもので、各スイッチング素子 $S_1 \sim S_m$ は、直流電圧電源 V_s の出力電圧もしくは0V(グランドレベル)のいずれか一方を選択して、表示パネル201の外部端子 $D_{x1} \sim D_{xm}$ と電気的に接続するものである。各スイッチング素子 $S_1 \sim S_m$ は、制御回路203が出力する制御信号 $T_{s,1} \sim T_{s,m}$ に基づいて動作するもので、実際には、例えばFETのようなスイッチング機能を有する素子を組み合わせることにより容易に構成することが可能である。

【0092】本例における前記直流電圧源 V_s は、前記電子放出素子の特性(しきい値電圧)に基づき、走査されていない電子放出素子に印加される駆動電圧がしきい値電圧以下となるような一定電圧を出力するよう設定されている。

【0093】制御回路203は、外部より入力される画像信号に基づいて適切な表示が行われるように、各部の動作を整合させる働きを持つものである。次に説明する同期信号分離回路206より送られる同期信号 $T_{v,sc}$ に基づいて、各部に対して $T_{s,sc}$ 、 $T_{r,sc}$ 及び $T_{b,sc}$ の各制御信号を発生する。

【0094】同期信号分離回路206は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分を分離するための回路で、よく知られているように、周波数分離(フィルター)回路を用いれば、容易に構成できるものである。同期信号分離回路206により分離された同期信号は、これもよく知られるように、垂直同期信号と水平同期信号よりなる。ここでは、説明の便宜上 $T_{v,sc}$ として図示する。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と図示する。このDATA信号はシフトレジスタ204に入力される。

【0095】シフトレジスタ204は、時系列的にシリアル入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路203より送られる制御信号 $T_{r,sc}$ に基づいて作動する。この制御信号 $T_{r,sc}$ は、シフトレジスタ204のシフトクロックであると言い換えてもよい。また、シリアル/パラレル変換された画像1ライン分(電子放出素子のn素子分の駆動データに相当する)のデータは、 $I_{d,1} \sim I_{d,n}$ のn個の並列信号として前記シフトレジスタ204より出力される。

【0096】ラインメモリ205は、画像1ライン分のデータを必要時間だけ記憶するための記憶装置であり、制御回路203より送られる制御信号 $T_{b,sc}$ に従って適宜 $I_{d,1} \sim I_{d,n}$ の内容を記憶する。記憶された内容は、 $I_{o,1} \sim I_{o,n}$ として出力され、変調信号発生器207に

入力される。

【0097】変調信号発生器207は、前記画像データ $I_{d,1} \sim I_{d,n}$ の各々に応じて、電子放出素子の各々を適切に駆動変調するための信号源で、その出力信号は、端子 $D_{v,1} \sim D_{v,n}$ を通じて表示パネル201内の電子放出素子に印加される。

【0098】前述したように、電子放出素子は電子放出に明確なしきい値電圧を有しており、しきい値電圧を超える電圧が印加された場合にのみ電子放出が生じる。また、しきい値電圧を超える電圧に対しては電子放出素子への印加電圧の変化に応じて放出電流も変化して行く。電子放出素子の材料、構成、製造方法を変えることにより、しきい値電圧の値や印加電圧に対する放出電流の変化度合いが変わる場合もあるが、いずれにしても以下のことがいえる。

【0099】即ち、電子放出素子にパルス状の電圧を印加する場合、例えばしきい値電圧以下の電圧を印加しても電子放出は生じないが、しきい値電圧を超える電圧を印加する場合には電子放出を生じる。その際、第1には電圧パルスの波高値を変化させることにより、出力される電子ビームの強度を制御することが可能である。第2には、電圧パルスの幅を変化させることにより、出力される電子ビームの電荷の総量を制御することが可能である。

【0100】従って、入力信号に応じて電子放出素子を変調する方式としては、電圧変調方式とパルス幅変調方式とが挙げられる。電圧変調方式を行う場合、変調信号発生器207としては、一定の長さの電圧パルスを発生するが、入力されるデータに応じて適宜パルスの波高値を変調できる電圧変調方式の回路を用いる。また、パルス幅変調方式を行う場合、変調信号発生器207としては、一定の波高値の電圧パルスを発生するが、入力されるデータに応じて適宜パルス幅を変調できるパルス幅変調方式の回路を用いる。

【0101】シフトレジスタ204やラインメモリ205は、デジタル信号式のものでもアナログ信号式のものでもよく、画像信号のシリアル/パラレル変換や記憶が所定の速度で行えるものであればよい。

【0102】デジタル信号式を用いる場合には、同期信号分離回路206の出力信号DATAをデジタル信号化する必要がある。これは同期信号分離回路206の出力部にA/D変換器を設けることで行える。

【0103】また、これと関連して、ラインメモリ205の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器207に設けられる回路が若干異なるものとなる。

【0104】即ち、デジタル信号で電圧変調方式の場合、変調信号発生器207には、例えばよく知られているD/A変換回路を用い、必要に応じて増幅回路等を付け加えればよい。また、デジタル信号でパルス幅変調方

式の場合、変調信号発生器207は、例えば高速の発振器及び発振器の出力する波数を計数する計数器(カウンタ)及び計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いることで容易に構成することができる。更に、必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0105】一方、アナログ信号で電圧変調方式の場合、変調信号発生器207には、例えばよく知られているオペアンプ等を用いた増幅回路を用いればよく、必要に応じてレベルシフト回路等を付け加えてもよい。また、アナログ信号でパルス幅変調方式の場合、例えばよく知られている電圧制御型発振回路(VCO)を用いればよく、必要に応じて電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0106】以上のような表示パネル201及び駆動回路を有する本発明の画像形成装置は、端子 $D_{x1} \sim D_{xn}$ 及び $D_{y1} \sim D_{yn}$ から電圧を印加することにより、必要な電子放出素子から電子を放出させることができ、高圧端子 H_v を通じて、メタルバック115あるいは透明電極(不図示)に高電圧を印加して電子ビームを加速し、加速した電子ビームを蛍光膜114に衝突させることで生じる励起・発光によって、NTSC方式のテレビ信号に応じてテレビジョン表示を行うことができるものである。

【0107】尚、以上説明した構成は、表示等に用いられる本発明の画像形成装置を得る上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述の内容に限られるものではなく、画像形成装置の用途に適するよう、適宜選択されるものである。また、入力信号としてNTSC方式を挙げたが、本発明に係る画像形成装置はこれに限られるものではなく、PAL、SECAM方式等の他の方式でもよく、更にはこれらよりも多数の走査線からなるTV信号、例えばMUSE方式を初めとする高品位TV方式でもよい。

【0108】次に、前述の梯型配置の電子源及びこれを用いた本発明の画像形成装置の一例について図11及び図12を用いて説明する。

【0109】図11において、1は基板、104は電子放出素子、304は電子放出素子104を接続する共通配線で10本設けられており、各々外部端子 $D_1 \sim D_{10}$ を有している。

【0110】電子放出素子104は、基板1上に並列に複数個配置されている。これを素子行と呼ぶ。そしてこの素子行が複数行配置されて電子源を構成している。

【0111】各素子行の共通配線304(例えば外部端子 D_1 と D_2 の共通配線304)間に適宜の駆動電圧を印加することで、各素子行を独立に駆動することが可能である。即ち、電子ビームを放出させたい素子行にはし

きい値電圧を超える電圧を印加し、電子ビームを放出させたくない素子行にはしきい値電圧以下の電圧を印加するようにすればよい。このような駆動電圧の印加は、各素子行間に位置する共通配線 $D_1 \sim D_{10}$ について、夫々相隣接する共通配線304、即ち夫々相隣接する外部端子 D_1 と D_2 、 D_2 と D_3 、 D_3 と D_4 、 D_4 と D_5 、 D_5 と D_6 、 D_6 と D_7 、 D_7 と D_8 、 D_8 と D_9 、 D_9 と D_{10} の共通配線304を一体の同一配線としても行うことができる。

【0112】図12は、本発明の電子源の他の例である、上記梯型配置の電子源を備えた表示パネル301の構造を示す図である。

【0113】図12中302はグリッド電極、303は電子が通過するための開口、 $D_1 \sim D_{10}$ は各電子放出素子に電圧を印加するための外部端子、 $G_1 \sim G_{10}$ はグリッド電極302に接続された外部端子である。また、各素子行間の共通配線304は一体の同一配線として基板1上に形成されている。

【0114】尚、図12において図8と同じ符号は同じ部材を示すものであり、図8に示される単純マトリクス配置の電子源を用いた表示パネル201との大きな違いは、基板1とフェースプレート116の間にグリッド電極302を備えている点である。

【0115】基板1とフェースプレート116の間には、上記のようにグリッド電極302が設けられている。このグリッド電極302は、電子放出素子104から放出された電子ビームを変調することができるもので、梯型配置の素子行と直行して設けられたストライプ状の電極に、電子ビームを通過させるために、各電子放出素子104に対応して1個ずつ円形の開口303を設けたものとなっている。

【0116】グリッド電極302の形状や配置位置は、必ずしも図12に示すようなものでなければならないものではなく、開口303をメッシュ状に多数設けることもあり、またグリッド電極302を、例えば電子放出素子104の周囲や近傍に設けてもよい。

【0117】外部端子 $D_1 \sim D_{10}$ 及び $G_1 \sim G_{10}$ は不図示の駆動回路に接続されている。そして、素子行を1列ずつ順次駆動(走査)して行くのと同期してグリッド電極302の列に画像1ライン分の変調信号を印加することにより、各電子ビームの蛍光膜114への照射を制御し、画像を1ラインずつ表示することができる。

【0118】以上のように、本発明の画像形成装置は、単純マトリクス配置及び梯型配置のいずれの本発明の電子源を用いても得ることができ、上述したテレビジョン放送の表示装置のみならず、テレビ会議システム、コンピュータ等の表示装置として好適な画像形成装置が得られる。更には、感光ドラムとて構成した光プリンターの露光装置としても用いることができるものである。

【0119】

【実施例】

【実施例1及び比較例】本発明第1の実施例として、図1に示した平面型の表面伝導型電子放出素子を図3の工程に沿って形成した。

工程-a

清浄化した青板ガラス上に厚さ5000Åのシリコン酸化膜をスパッタ法で形成した基板1上に、素子電極間ギャップLとなるべきパターンをフォトレジスト(RD-2000N-41、日立化成社製)形成し、真空蒸着法により厚さ50ÅのTi、厚さ1000ÅのNiを順次堆積した。フォトレジストパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、素子電極間隔Lが3μm、電極長Wが300μmの素子電極4、5を形成した(図3(a))。

【0120】工程-b

素子電極間ギャップL及びこの近傍に開口を有するマスクを用いて、膜厚1000ÅのCr膜を真空蒸着により堆積、パターンニングし、その上に有機Pd(ccp4230、奥野製薬(株)製)をスピナーにより回転塗布、300℃で10分間の加熱焼成処理を行ない、酸化Pd(PdO)微粒子(微粒子径10~150Å)を主体とする微粒子膜を形成した。

【0121】次にプラズマCVD法で以下の条件でSi微結晶微粒子膜を形成した。原料ガスとして、SiH₄、H₂をそれぞれ1sccm、100sccm、圧力を0.1torr、基板温度T₁を250℃として、高周波電源のパワーP₁=0.5W/cm²、周波数13.56MHzで、50Å堆積した。

【0122】Cr膜及び焼成後の薄膜を酸エッチャントによりエッチングして所望のパターンを形成し、導電性膜3を得た。

【0123】工程-c

次に、図5の測定評価系に上記基板を設置し、真空ポンプにて排気し、 2×10^{-5} torrの真空度に達した後、電源51より素子電極4、5間に電圧を印加し、フォーミング処理を施した。フォーミング処理の電圧波形は矩形波を用い、パルス幅T₁を1msec、パルス間隔T₂を10msecとし、電圧パルスの波高値は0.1Vステップで昇圧した。また、通電フォーミング処理中は、同時に、0.1Vステップの電圧で、T₂間に抵抗測定パルスを挿入し、抵抗を測定し、該測定値が約1MΩ以上になった時に通電を終了した。素子のフォーミング電圧V_fは5.2Vであった。

【0124】工程-d

続いて、通電フォーミング処理を施した素子に、波高値が14Vの矩形波の電圧を印加して活性化処理を行なった。尚、測定評価装置内の真空度は 1.5×10^{-5} torrで、約30分間通電した。

【0125】以上のようにして得られた素子の特性を、図5の測定評価系で、真空度 1×10^{-6} torr、アノード電極54の電圧が1kV、アノード電極54と電子

放出素子との距離Hを4mmで測定した。

【0126】本実施例の電子放出素子は、測定初期より安定した素子電流I_f、放出電流I_eが観察され、素子電圧が14Vで、I_fが2.0mA、I_eが2.0μAとなり、電子放出効率 $\eta = I_e / I_f$ (%)は0.1%であった。

【0127】また、同時に比較例として、上記工程-bのプラズマCVD法によるSiの堆積を除いて同様の工程を通した比較用の素子を作製し、同様に測定したところ、I_eが1.0μA、I_fが2.0mAで、 η は0.05%であった。

【0128】本実施例及び比較例の素子を電子顕微鏡で観察したところ、活性化による被膜が、素子の電子放出部近傍に形成されていた。また、ラマンで観察すると、明らかに、両者には差異が有り、特に、本実施例の素子はその半値幅が著しく狭く、結晶性が高いことがわかった。これは実施例の素子では、予めSi微結晶微粒子を形成したため、それを核として、結晶性の高いカーボン、即ちグラファイトが形成されたものと考えられる。一方、フォーミング後に直接活性化を行なった比較例の素子では、ラマンの半値幅が広く、グラファイトに非晶質のカーボンが相当量含まれているものと見られる。

【0129】更に、これらの素子を 10^{-7} torrの真空中で駆動し、I_f、I_eの時間変化を測定したところ、約100時間後のI_f、I_eは比較例で60%減、実施例で45%減で、実施例の素子では安定性が改善されていることがわかった。

【0130】更に、プラズマCVD法のかわりに、タングステンワイアーを用いた熱CVD法によりSi微結晶微粒子の堆積を行ない、素子を作製し、評価した。堆積条件としては、タングステンワイアーに通電し、1200℃に調整しながら、原料ガスとしてSiH₄、H₂をそれぞれ1sccm、100sccm、圧力を1torrとした。その結果、上記実施例の素子と同様の良好な結果が得られた。

【0131】【実施例2】実施例1の工程-bを以下の工程に変える以外は実施例1と同様にして、電子放出素子を作製した。

【0132】工程-b

導電性膜3のマスク蒸着を行なうために、所望のマスクを用いて、膜厚1000ÅのCr膜を真空蒸着により堆積した後、その上に、Pt金属をスパッタ法で堆積した。こうして形成されたPt微粒子からなる導電性膜の膜厚は100Å、シート抵抗値は $2 \times 10^4 \Omega/\square$ であった。続いて、プラズマCVD法により、SiC膜を100Å成膜した。成膜条件は、SiH₄/CH₄/H₂ガス流量比=1sccm/20sccm/100sccm、圧力0.05torr、基板温度200℃、プラズマのパワーを0.3W/cm²とした。尚、電源にはマイクロ波(周波数2.45GHz)を用いた。また、こ

うして作製したSiC膜の評価のため、石英基板上及びSi基板上にSiC膜を6000Åずつ成膜した。

【0133】上述の工程で作製した電子放出素子の特性及び形態を把握するために、実施例1と同様に、素子の特性を測定し、電子顕微鏡により観察した。尚、素子の特性測定時の真空装置内の真空度は 1×10^{-7} torr、アノード電極と電子放出素子間の距離は4mm、アノード電極の電位は1kVとし、素子電圧15Vを印加し、 I_r 、 I_e を測定した。その結果、1mA程度の I_r が流れ、 I_e は1.2μAが観察された。

【0134】また、電子顕微鏡による観察では、素子の電子放出部の亀裂近傍の導電性膜に堆積物が観察された。

【0135】次に、上記石英基板上に成膜したSiC膜の光学バンドギャップを、分光計を用いて測定したところ、2.40eVであった。また、Si基板上に形成したSiC膜をフーリエ変換型赤外分光器を用いて評価したところ、水素をわずかに含有していた。また、導電率が高く、微結晶SiCであると推定された。

【0136】更に、本実施例の素子をラマン分光法で測定したところ、結晶性の高いグラファイト膜が形成されていることがわかった。本素子を実施例1と同様に駆動し、 I_r 、 I_e を観察したところ、100時間後の減少率は25%で、実施例1の素子よりも更に安定性が良いことがわかった。

【0137】[実施例3] 実施例1の工程-bを実施例2の工程-bに変え、更に、工程-eを下記の工程-eに変えて素子を作製した。

【0138】工程-e

通電フォーミングを行なった素子に、矩形波のバルス電圧16Vを印加し、活性化工程を行なった。本工程では SiH_4 、 CH_4 、 H_2 のガス流量比を1sccm/28sccm/300sccm、圧力1mtorrで1分間通電した。

【0139】上述の工程で作製した電子放出素子の特性及び形態を、実施例1と同様にして評価した。

【0140】実施例2と同様にして15Vの素子電圧を印加して I_r 、 I_e を測定したところ、 I_r は0.9mA、 I_e は1.1μAが観察された。この時、 I_r 、 I_e とも測定初期より時間的変動、即ちノイズが少なく、安定していた。

【0141】また、本実施例の素子にも、実施例1、2の素子同様、電子放出部の亀裂近傍の導電性膜上に堆積物が観察され、ラマン分光法による測定の結果、結晶性の高いSiC膜が形成されていることがわかった。

【0142】[実施例4] 本発明第4の実施例として、図2に示す垂直型の表面伝導型電子放出素子を作製した。

【0143】工程-a

絶縁性基板1として石英基板を用い、これを有機溶剤に

より十分に洗浄した後、真空蒸着法によりNiを1000Å積層し、フォトリソグラフィ及びエッチングプロセスによってバターニングし、Niからなる下部素子電極5を形成した。その上に、最終的に段差形成部21となる SiO_2 をCVD法により5000Å積層した。更にその上にリフトオフ法で厚さ1000ÅのNiからなる上部素子電極4（真空蒸着法により堆積）を形成した。その後、上部素子電極4をマスクとしてドライエッチング法により SiO_2 を部分的に除去し、 SiO_2 絶縁層端面を形成し、段差形成部21とした。尚、素子電極4、5の長さWは500μmとした。

【0144】工程-b

次に、有機Pd（奥野製薬（株）製、ccp-4230）をスピンコータを用いて塗布した後、300℃で10分間の加熱処理を施し、プラズマCVD法でSiC膜を形成し、酸化Pd（PdO）微粒子とSiC膜からなる膜を素子電極4、5間に位置する段差形成部21の端面に被覆するように形成し、導電性膜3とした。該導電性膜3の幅は300μmとした。

【0145】工程-c

素子電極間に電圧を印加し、導電性膜3に通電フォーミング処理を施すことにより、電子放出部2を作製した。通電フォーミングには図4（a）の波形の電圧を用い、 T_1 を1msec、 T_2 を10msecとした。また、フォーミング電圧は5Vで、約 1×10^{-6} torrの真空雰囲気下で60秒間行なった。このようにして作製された電子放出部2は、Pd元素を主成分とする微粒子膜状にSiC膜が配置された状態であった。

【0146】工程-d

次に、上述の素子に、アセトン 10^{-4} torrの雰囲気中で波高値16Vの矩形波の電圧を印加して、活性化処理を行った。

【0147】以上のようにして作製された垂直型の電子放出素子について、実施例1と同様にして電子放出特性を評価した。その結果、図6（a）で示した電流-電圧特性が得られ、素子電圧16Vでは I_r が2.2mA、 I_e が2.3μAとなり、 η は0.1%であった。

【0148】[実施例5] 本実施例では、図1の表面伝導型電子放出素子を多数単純マトリクス配置した図7に示したような電子源を用いて、画像形成装置を構成した。

【0149】複数の導電性膜がマトリクス配線された基板1の一部の平面図を図13に示す。また、図中のA-A'断面図を図14に示す。但し、図13～16中で同じ符号を付したものは同じものを示す。ここで、141は層間絶縁層、142はコンタクトホールである。

【0150】工程-a

清浄化した青板ガラス上に厚さ0.5μmのシリコン酸化膜をスパッタ法で形成した基板1上に、真空蒸着により厚さ50ÅのCr、厚さ6000ÅのAuを順次積層

10

20

30

40

50

した後、フォトリソ（AZ1370、ヘキスト社製）をスピンナーにより回転塗布、ベークした後、フォトリソ像を露光、現像して、下配線102のレジストパターンを形成し、Au/Cr堆積膜をウェットエッチングして、所望の形状の下配線102を形成した（図15（a））。

【0151】工程-b

次に、厚さ1.0 μ mのシリコン酸化膜からなる層間絶縁層141をRFスパッタ法により堆積した（図15（b））。

【0152】工程-c

工程-bで堆積したシリコン酸化膜にコンタクトホール142を形成するためのフォトリソパターンを作り、これをマスクとして層間絶縁層141をエッチングしてコンタクトホール142を形成した。エッチングはCF₄とH₂ガスを用いたRIE（Reactive Ion Etching）法によった（図15（c））。

【0153】工程-d

その後、素子電極間ギャップとなるべきパターンをフォトリソ（RD-2000N-41、日立化成社製）形成し、真空蒸着法により厚さ50ÅのTi、1000ÅのNiを順次堆積した。フォトリソパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、間隔Lが3 μ m、長さ300 μ mの素子電極4、5を形成した（図15（d））。

【0154】工程-e

素子電極4、5の上に上配線103のフォトリソパターンを形成した後、厚さ50ÅのTi、5000ÅのAuを順次真空蒸着により堆積し、リフトオフにより不要の部分を除去して、所望の形状の上配線103を形成した（図16（e））。

【0155】工程-f

素子電極間ギャップ及びこの近傍に開口を有するマスクを用いて、膜厚1000ÅのCr膜161を真空蒸着により堆積、パターンニングし、その上に有機Pd溶液（c.p.4230、奥野製薬（株）製）をスピンナーにより回転塗布、300℃で10分間の加熱焼成処理を行なった後、プラズマCVD法でC微結晶微粒子を堆積した（図16（f））。こうして形成された導電性膜3は、主元素としてPdの微粒子とCの微結晶微粒子からなり、シート抵抗値は $2 \times 10^4 \Omega/\square$ であった。

【0156】工程-g

Cr膜161及び導電性膜3を酸エッチャントによりエッチングして所望のパターンを形成した。（図16（g））。

【0157】工程-h

コンタクトホール142部分以外にレジストを塗布するようなパターンを形成し、真空蒸着により厚さ50ÅのTi、5000ÅのAuを順次堆積した。リフトオフに

より不要の部分を除去することによりコンタクトホール142を埋め込んだ（図16（h））。

【0158】以上の工程により絶縁性基板1上に下配線102、層間絶縁層141、上配線103、素子電極4、5、電子放出部形成用の導電性膜3を形成した。

【0159】以上のようにして作製した複数の導電性膜3がマトリクス配線された基板1（図13）を用いて図8に示す表示パネルを構成し、本発明の画像表示装置を形成した。

10 【0160】上記工程で作製した複数の導電性膜3がマトリクス配線された基板1（図13）をリアブレート111に固定した後、電子源1の5mm上方に、フェースブレート116（ガラス基板113の内面に蛍光膜114とメタルバック116が形成されている）を支持棒112を介して十分に位置合わせをして配置し、フェースブレート116、支持棒112、リアブレート111の接合部にフリットガラスを塗布し、大気中で400℃～500℃で10分以上焼成することで封着した。またリアブレート111への電子源基板1の固定もフリットガラスで行なった。

【0161】本実施例では蛍光体はストライプ形状（図9（a）参照）を採用し、先にブラックストライプを形成し、その間隙部に各色蛍光体を塗布し、蛍光膜114を作製した。ブラックストライプの材料としては黒鉛を主成分とする材料を用い、ガラス基板113に蛍光体を塗布する方法としてはスラリー法を用いた。

【0162】また、蛍光膜114の内面側に設けられるメタルバック115は、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（フィルミング）を行ない、その後Alを真空蒸着することで作製した。また、本実施例では、メタルバック115のみで十分な導電性が得られたため、フェースブレート116の外側面に設ける透明電極は省略した。

【0163】以上のようにして完成したガラス容器内の雰囲気は排気管（不図示）を通じ真空ポンプにて約 1×10^{-5} torrまで排気し、容器外端子D_{s1}～D_{s2}ないしD_{v1}～D_{v2}を通じて素子電極間に実施例1と同じ波形の電圧を印加し、電子放出部を形成した。

40 【0164】このようにして形成された電子放出部2は、Pd、炭素元素を主成分とする微粒子が分散配置された状態となり、その微粒子の平均粒径は30Åであった。

【0165】次に、フォーミングと同一の矩形波で、波高値が14Vの電圧を 2×10^{-5} torrの真空中でI_r、I_lを測定しながら印加し、活性化処理を施した。

【0166】外囲器118内を 1×10^{-6} torr程度の真空中まで、排気し、不図示の排気管をガスバーナーで熱することで融着し、外囲器118の封止を行なった。

50 【0167】最後に、封止後の真空中を維持するため

に、高周波加熱法でゲッター処理を行なった。

【0168】以上のようにして作製した表示パネルの容器外端子 $D_{x1} \sim D_{xn}$ ないし $D_{y1} \sim D_{yn}$ 、及び高圧端子 H_v をそれぞれ必要な駆動系に接続し、画像形成装置を完成した。各素子に容器外端子 $D_{x1} \sim D_{xn}$ ないし $D_{y1} \sim D_{yn}$ を通じ、走査信号及び変調信号を不図示の信号発生手段によりそれぞれ印加することにより、電子放出を行ない、高圧端子 H_v を通じ、メタルバック115に数kV以上の高圧を印加し、電子ビームを加速し、蛍光膜114に衝突させ、励起・発光させることで画像を表示した。本実施例の画像形成装置においては、表示安定性が高く、画像品位の良い表示画像が得られた。

【0169】〔実施例6〕図17は実施例5の画像形成装置を、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した表示装置の一例を示すための図である。図中280はディスプレイパネル、261はディスプレイパネルの駆動回路、262はディスプレイコントローラ、263はマルチプレクサ、264はデコーダ、265は入出力インターフェース回路、266はCPU、267は画像生成回路、268、269及び270は画像メモリインターフェース回路、271は画像入力インターフェース回路、272及び273はTV信号受信回路、274は入力部である。尚、本表示装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカーなどについては説明を省略する。

【0170】以下、画像信号の流れに沿って各部を説明してゆく。

【0171】まず、TV信号受信回路273は、例えば電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式などの諸方式でも良い。また、これらよりさらに多数の走査線よりなるTV信号（例えばMUSE方式をはじめとするいわゆる高品位TV）は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。TV信号受信回路273で受信されたTV信号は、デコーダ264に出力される。

【0172】また、画像TV信号受信回路272は、例えば同軸ケーブルや光ファイバーなどのような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。前記TV信号受信回路273と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ264に出力される。

【0173】また、画像入力インターフェース回路27

1は、例えばTVカメラや画像読取スキャナーなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ264に出力される。

【0174】また、画像メモリインターフェース回路270は、ビデオテープレコーダー（以下VTRと略す）に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ264に出力される。

【0175】また、画像メモリインターフェース回路269は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ264に出力される。

【0176】また、画像メモリインターフェース回路268は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ264に出力される。

【0177】また、入出力インターフェース回路265は、本表示装置と、外部のコンピュータ、コンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字・図形情報の入出力を行なうのはもちろんのこと、場合によっては本表示装置の備えるCPU266と外部との間で制御信号や数値データの入出力などを行なうことも可能である。

【0178】また、画像生成回路267は、前記入出力インターフェース回路265を介して外部から入力される画像データや文字・図形情報や、或いはCPU266より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行なうためのプロセッサなどをはじめとして画像の生成に必要な回路が組み込まれている。

【0179】本回路により生成された表示用画像データは、デコーダ264に出力されるが、場合によっては前記入出力インターフェース回路265を介して外部のコンピュータネットワークやプリンタに出力することも可能である。

【0180】また、CPU266は、主として本表示装置の動作制御や、表示画像の生成、選択、編集に関わる作業を行なう。

【0181】例えば、マルチプレクサ263に制御信号を出力し、ディスプレイパネル280に表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じてディスプレイパネルコントローラ262に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。

【0182】また、前記画像生成回路267に対して画像データや文字・図形情報を直接出力したり、或いは前記入出力インターフェース回路265を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。

【0183】尚、CPU266は、むしろこれ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサなどのように、情報を生成したり処理する機能に直接関わっても良い。

【0184】或いは、前述したように入出力インターフェース回路265を介して外部のコンピュータネットワークと接続し、例えば数値計算などの作業を外部機器と協同して行なっても良い。

【0185】また、入力部274は、前記CPU266に使用者が命令やプログラム、或いはデータなどを入力するためのものであり、例えばキーボードやマウスの他、ジョイスティック、バーコードリーダー、音声認識装置など多様な入力機器を用いることが可能である。

【0186】また、デコーダ264は、前記267ないし273より入力される種々の画像信号を3原色信号、または輝度信号と1信号、Q信号に逆変換するための回路である。尚、同図中に点線で示すように、デコーダ264は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換するに際して画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画の表示が容易になる、或いは前記画像生成回路267及びCPU266と協同して画像の間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行なえるようになるという利点が生まれるからである。

【0187】また、マルチプレクサ263は前記CPU266より入力される制御信号に基づき表示画像を適宜選択するものである。即ち、マルチプレクサ263はデコーダ264から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路261に出力する。その場合には、一画面表示時間内で画像信号を切り換えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0188】また、ディスプレイパネルコントローラ262は、前記CPU266より入力される制御信号に基づき駆動回路261の動作を制御するための回路である。

【0189】先ず、ディスプレイパネルの基本的な動作に関わるものとして、例えばディスプレイパネルの駆動用電源（不図示）の動作シーケンスを制御するための信号を駆動回路261に対して出力する。

【0190】また、ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御す

るための信号を駆動回路261に対して出力する。

【0191】また、場合によっては表示画像の輝度、コントラスト、色調、シャープネスといった画質の調整に関わる制御信号を駆動回路261に対して出力する場合もある。

【0192】また、駆動回路261は、ディスプレイパネル280に印加する駆動信号を発生するための回路であり、前記マルチプレクサ263から入力される画像信号と、前記ディスプレイパネルコントローラ262より入力される制御信号に基づいて動作するものである。

【0193】以上、各部の機能を説明したが、図17に例示した構成により、本表示装置においては多様な画像情報源より入力される画像情報をディスプレイパネル270に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号はデコーダ264において逆変換された後、マルチプレクサ263において適宜選択され、駆動回路261に入力される。一方、ディスプレイコントローラ262は、表示する画像信号に応じて駆動回路261の動作を制御するための制御信号を発生する。駆動回路261は、上記画像信号と制御信号に基づいてディスプレイパネル280に駆動信号を印加する。これにより、ディスプレイパネル280において画像が表示される。これらの一連の動作は、CPU266により統括的に制御される。

【0194】また、本表示装置においては、前記デコーダ264に内蔵する画像メモリや、画像生成回路267及びCPU266が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換などをはじめとする画像処理や、合成、消去、接続、入れ替え、はめ込みなどをはじめとする画像編集を行なうことも可能である。また、本実施例の説明では、特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行なうための専用回路を設けても良い。

【0195】従って、本表示装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備えることが可能で、産業用或いは民生用として極めて応用範囲が広い。

【0196】尚、上記図17は、本発明の画像形成装置の一例を示したに過ぎず、これのみに限定されるものではないことは言うまでもない。例えば図17の構成要素のうち使用目的上必要のない機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、本表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路など

を構成要素に追加するのが好適である。

【0197】本表示装置においては、とりわけ電子放出素子を電子源とするディスプレイパネルの薄型化が容易なため、表示装置の奥行きを小さくすることができる。それに加えて、電子放出素子を電子源とするディスプレイパネルは大画面化が容易で輝度が高く視野角特性にも優れるため、本表示装置は臨場感あふれ迫力に富んだ画像を視認性良く表示することが可能である。また安定で高効率な電子放出特性が実現された電子源を用いることにより、長寿命で明るい高品位なカラーフラットテレビが実現された。

【0198】

【発明の効果】本発明の電子放出素子は、電子放出部が高融点で熱的に安定であり、化学的にも安定性が高い、Si、炭素及びその化合物の高結晶性の被膜で被覆されているため、大きな放出電流、動作駆動時の放出電流のノイズ、及び放出電流の減少を少なくすることができ、電子放出特性を制御して、明るく、安定なフラットカラーテレビ等、画像形成装置の提供が可能となった。

【0199】また、本発明の素子の製造方法によれば、核となる微結晶を予め形成した後にSi、炭素及びそれらの化合物を堆積させるため、堆積物の結晶性が高く、安定な素子を作製することができる。

【図面の簡単な説明】

【図1】本発明の電子放出素子の一実施態様を示す断面図である。

【図2】本発明の電子放出素子の他の実施態様を示す断面図である。

【図3】本発明の電子放出素子の製造工程例を示す図である。

【図4】本発明の電子放出素子の製造に係る通電処理の電圧波形を示す図である。

【図5】本発明の電子放出素子の電子放出特性を評価するための測定評価系を示す図である。

【図6】本発明の電子放出素子の電子放出特性を示す図である。

【図7】本発明の単純マトリクス電子源の模式図である。

【図8】本発明の画像形成装置の表示パネルの一実施態様を示す図である。

【図9】本発明の画像形成装置に用いる蛍光膜を示す図である。

【図10】本発明の画像形成装置の一実施態様のブロック図である。

【図11】本発明の梯子型電子源の模式図である。

【図12】梯子型電子源を用いた本発明の画像形成装置の表示パネルを示す図である。

【図13】本発明の実施例4の表示装置に用いた電子源を示す図である。

【図14】本発明の実施例4に係る電子源の部分断面図

である。

【図15】実施例4に係る電子源の製造工程図である。

【図16】実施例4に係る電子源の製造工程図である。

【図17】本発明の実施例5の画像形成装置のブロック図である。

【符号の説明】

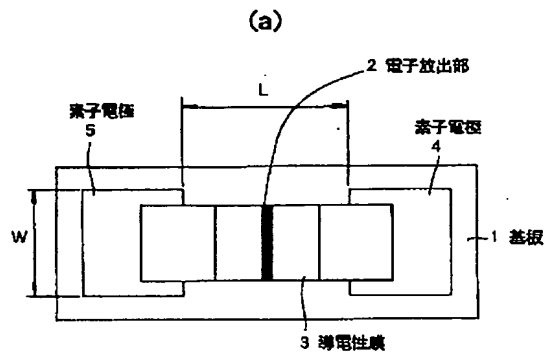
- 1 絶縁性基板
- 2 電子放出部
- 3 導電性膜
- 4, 5 素子電極
- 21 段差形成部材
- 50 電流計
- 51 電源
- 52 電流計
- 53 高圧電源
- 54 アノード電極
- 55 真空装置
- 56 排気ポンプ
- 102 X方向配線
- 103 Y方向配線
- 104 電子放出素子
- 105 結線
- 111 リアプレート
- 112 支持枠
- 113 ガラス基板
- 114 蛍光膜
- 115 メタルバック
- 116 フェースプレート
- 118 外囲器
- 121 黒色導伝材
- 122 蛍光体
- 141 層間絶縁層
- 142 コンタクトホール
- 161 Cr膜
- 201 表示パネル
- 202 走査回路
- 203 制御回路
- 204 シフトレジスタ
- 205 ラインメモリ
- 206 同期信号分離回路
- 207 変調信号発生器
- 261 駆動回路
- 262 ディスプレイパネルコントローラ
- 263 マルチプレクサ
- 264 デコーダ
- 265 入出力インターフェース
- 266 CPU
- 267 画像生成回路
- 268 画像メモリーインターフェース
- 269 画像メモリーインターフェース

270 画像メモリーインターフェース
 271 画像入力メモリーインターフェース
 272 TV信号受信回路
 273 TV信号受信回路
 274 入力部
 280 ディスプレイパネル

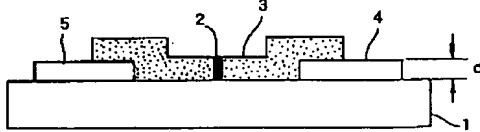
* 301 表示パネル
 302 グリッド電極
 303 開口
 304 共通配線
 401 表示パネル

*

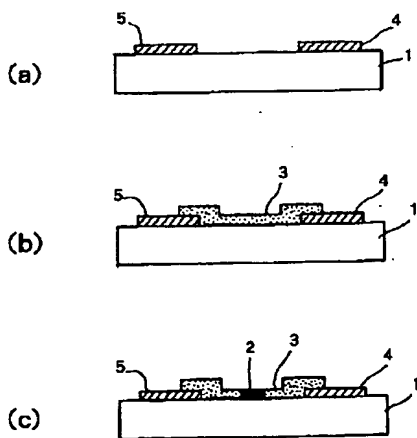
【図1】



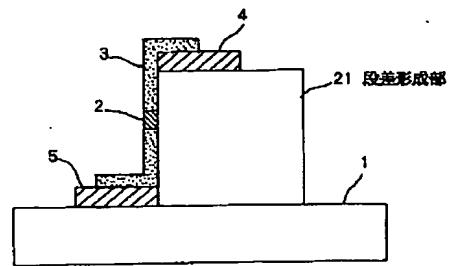
(b)



【図3】

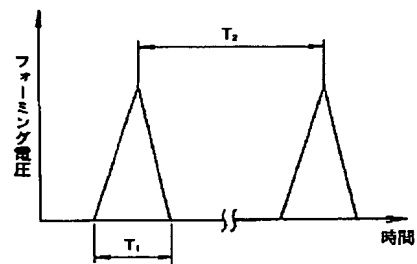


【図2】

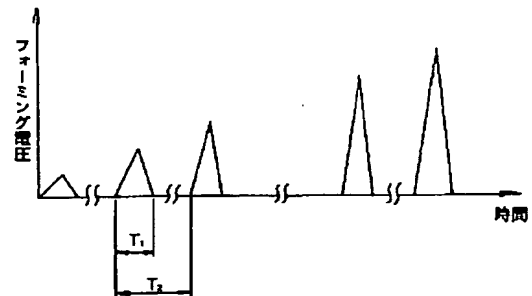


【図4】

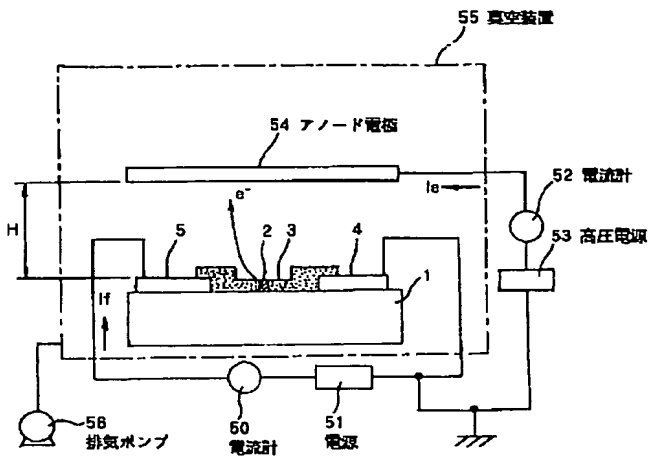
(a)



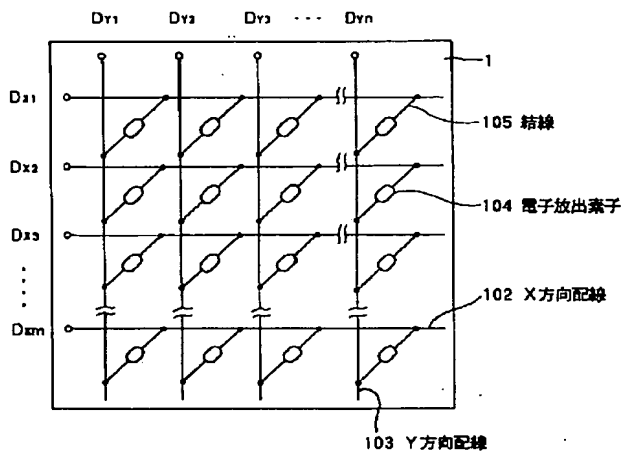
(b)



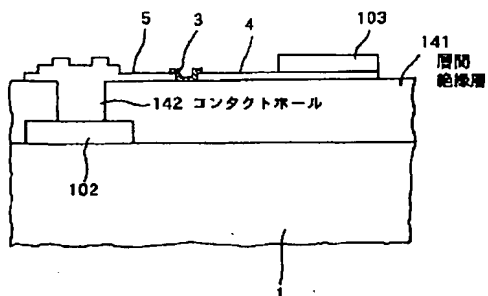
【図5】



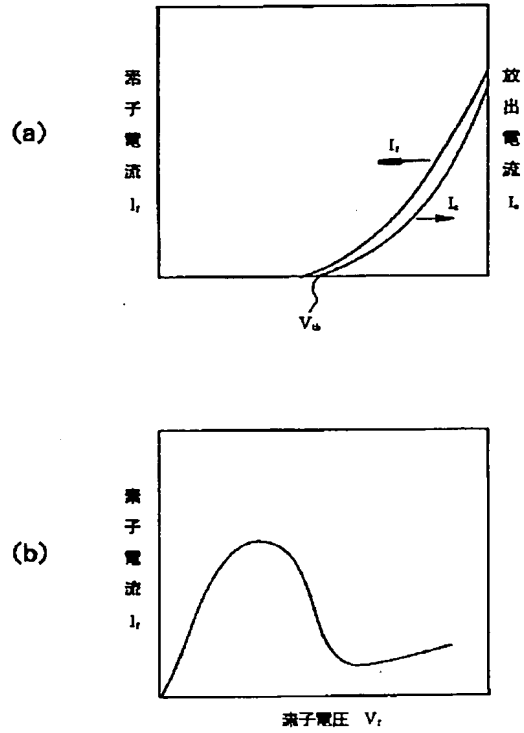
【図7】



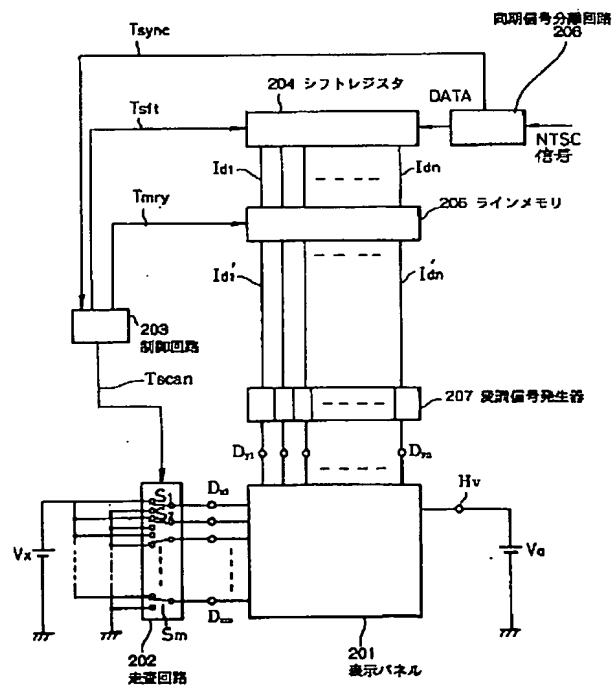
【図14】



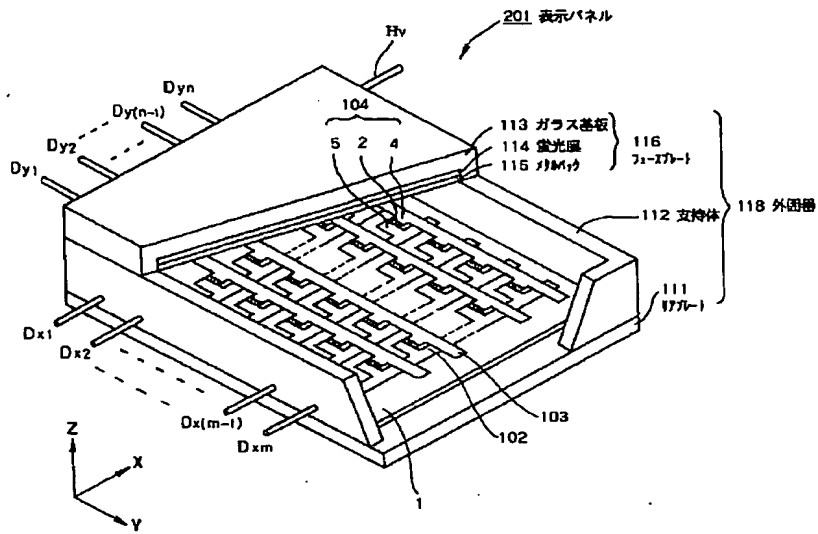
【図6】



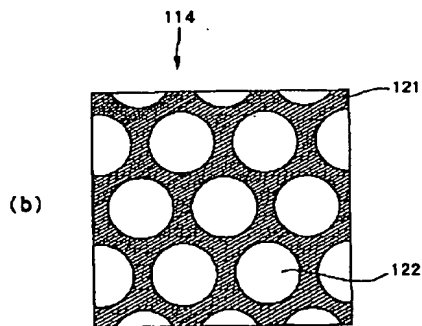
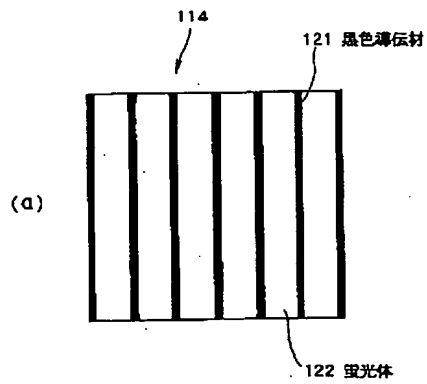
【図10】



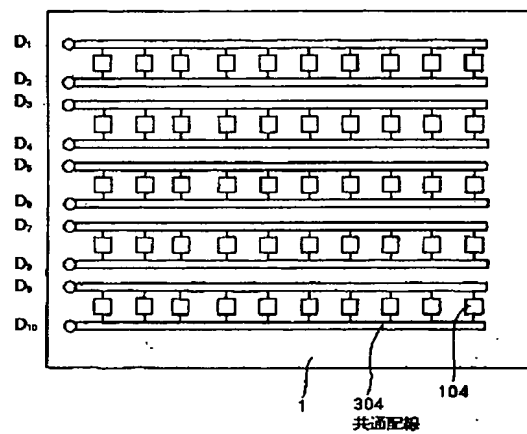
【図8】



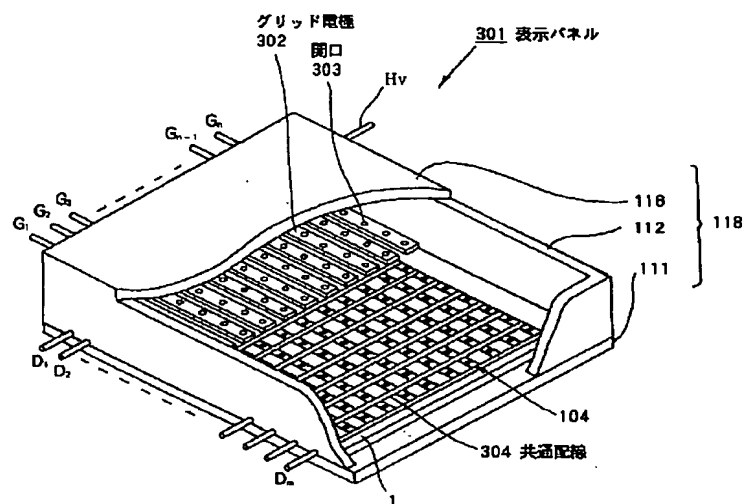
【図9】



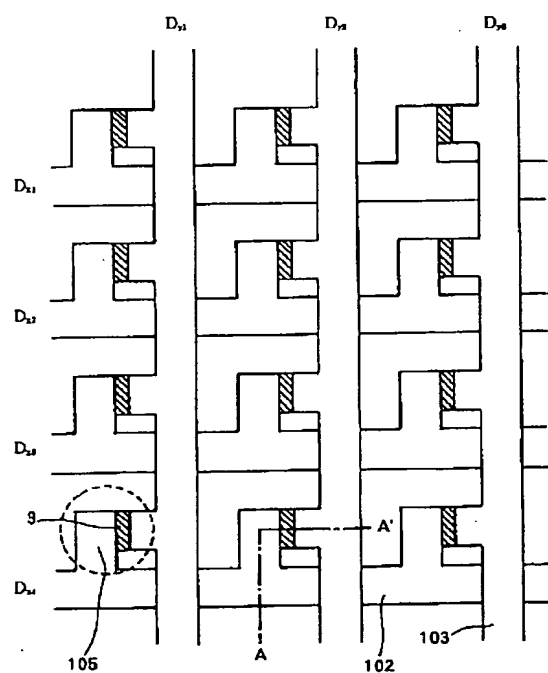
【図11】



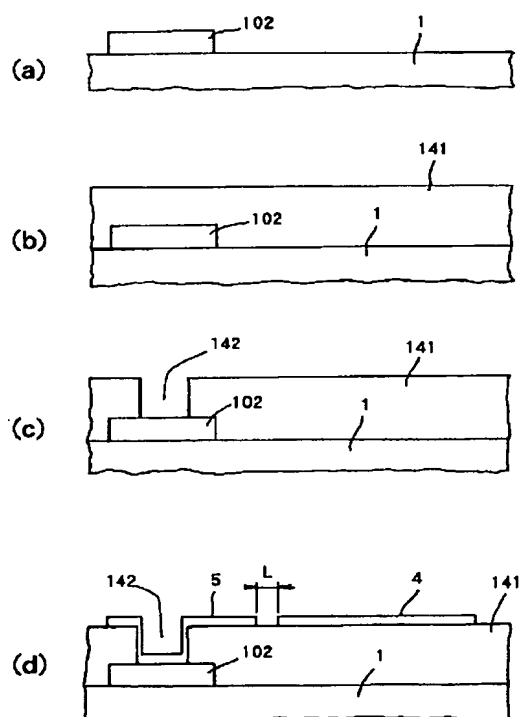
【図12】



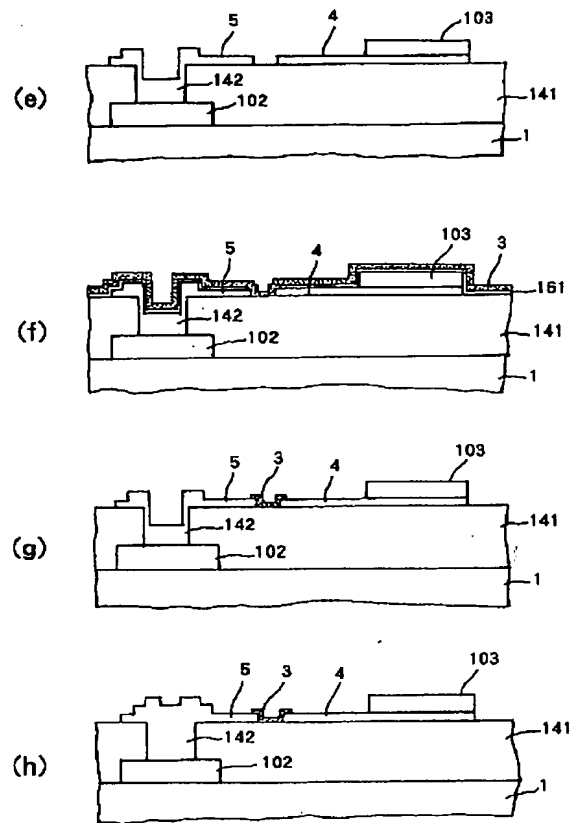
【図13】



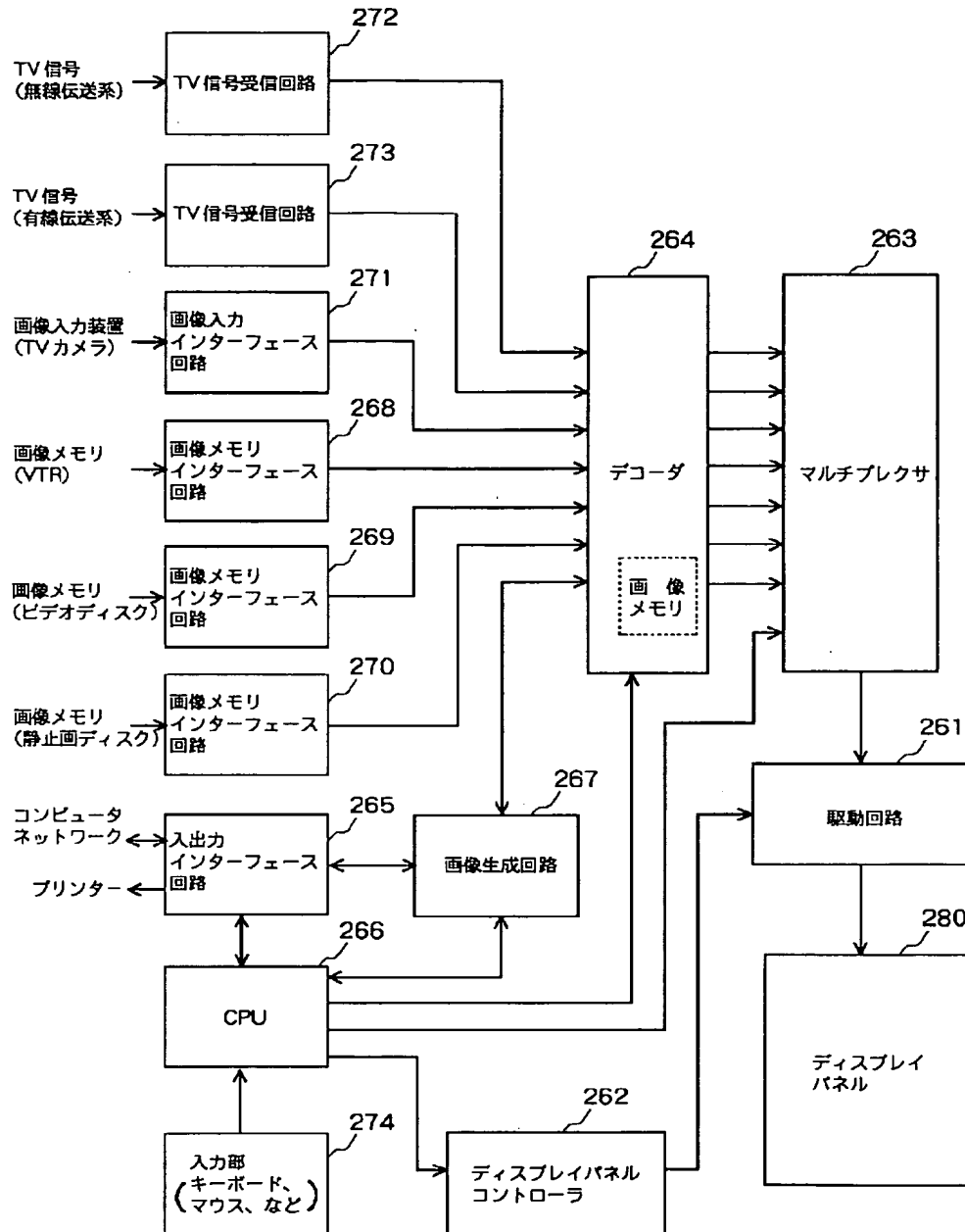
【図15】



【図16】



【図17】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第1区分

【発行日】平成11年(1999)8月6日

【公開番号】特開平9-35620

【公開日】平成9年(1997)2月7日

【年通号数】公開特許公報9-357

【出願番号】特願平7-202764

【国際特許分類第6版】

H01J 1/30

9/02

31/12

【F1】

H01J 1/30 B

9/02 B

31/12 C

【手続補正書】

【提出日】平成10年7月28日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 電極間に、電子放出部を有する導電性膜を有する電子放出素子であって、上記導電性膜が、Si又は/及びCからなる微結晶微粒子を有することを特徴とする電子放出素子。

【請求項2】 少なくとも電子放出部近傍の前記微結晶微粒子が、Si又は/及びCからなる堆積物によって被覆されている請求項1の電子放出素子。

【請求項3】 前記電極が同一面上に配置された平面型の素子である請求項1又は2の電子放出素子。

【請求項4】 前記電極が絶縁層を介して上下に位置し、該絶縁層の側面に導電性膜が設けられた垂直型の素子である請求項1又は2の電子放出素子。

【請求項5】 前記電子放出素子は、表面伝導型電子放出素子である請求項1～4いずれかの電子放出素子。

【請求項6】 電極間に、電子放出部を有する導電性膜を有する電子放出素子の製造方法において、導電性膜上にSi又は/及びCからなる微結晶微粒子を形成する工程と、上記導電性膜に通電して電子放出部を形成する工程と、上記微結晶微粒子を核としてSi又は/及びCからなる物質を堆積させる工程とを有することを特徴とする電子放出素子の製造方法。

【請求項7】 前記微結晶微粒子を形成する工程を、プラズマCVD法を用いて行う請求項6の電子放出素子の製造方法。

【請求項8】 前記微結晶微粒子を形成する工程を、熱

CVD法を用いて行う請求項6の電子放出素子の製造方法。

【請求項9】 前記微結晶微粒子を形成する工程において、原料ガスとしてSiH₄、Si₂H₆、CH₄、C₂H₂のいずれかを用いる請求項7又は8の電子放出素子の製造方法。

【請求項10】 前記原料ガスとして、水素ガスを混合したガスを用いる請求項9の電子放出素子の製造方法。

【請求項11】 請求項1～5いずれかの電子放出素子を複数個並列に配置し結線してなる素子列を少なくとも1列以上有し、各素子を駆動するための配線がはして状配置されていることを特徴とする電子源。

【請求項12】 請求項1～5いずれかの電子放出素子を複数個配列してなる素子列を少なくとも1列以上有し、該素子を駆動するための配線がマトリクス配置されていることを特徴とする電子源。

【請求項13】 請求項11の電子源と、画像形成部材、及び情報信号により各素子から放出される電子線を制御する制御電極を有することを特徴とする画像形成装置。

【請求項14】 請求項12の電子源と画像形成部材とを有することを特徴とする画像形成装置。

【請求項15】 テレビジョン放送の表示装置、テレビ会議システムの表示装置、コンピュータの表示装置のいずれかに用いられる請求項13又は14の画像形成装置。

【請求項16】 請求項6～10いずれかの製造方法で同一基板上に複数の電子放出素子を形成することを特徴とする電子源の製造方法。

【請求項17】 請求項16の製造方法で得られた電子源を、該電子源から放出される電子線を制御する制御電極と、該電子源からの電子線の照射により画像を形成す

る画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【請求項18】 請求項16の製造方法で得られた電子源を、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正内容】

【0008】

【課題を解決するための手段】請求項1～5の発明は、電極間に、電子放出部を有する導電性膜を有する電子放出素子であって、導電性膜が、Si又は/及びCからなる微結晶微粒子を有することを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】請求項6～10の発明は、電極間に、電子放出部を有する導電性膜を有する電子放出素子の製造方法において、導電性膜上にSi又は/及びCからなる微結晶微粒子を形成する工程と、導電性膜に通電して電子放出部を形成する工程と、微結晶微粒子を核としてSi又は/及びCからなる物質を堆積させる工程とを有することを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正内容】

【0010】また請求項11、12の発明は、上記電子放出素子を用いてなる電子源、請求項13～15の発明は、該電子源を用いてなる画像形成装置、請求項16～18の発明は、これらの製造方法である。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】削除

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0137

【補正方法】変更

【補正内容】

【0137】【実施例3】実施例1の工程-bを実施例2の工程-bに変え、更に、工程-dを下記の工程-d'に変えて素子を作製した。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0138

【補正方法】変更

【補正内容】

【0138】工程-d

通電フォーミングを行った素子に、矩形波のパルス電圧16Vを印加し、活性化工程を行った。本工程ではSiH₄/CH₄/H₂のガス流量比を1sccm/28sccm/300sccm、圧力1mtorrで1分間通電した。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0149

【補正方法】変更

【補正内容】

【0149】複数の導電性膜がマトリクス配線された基板1の一部の平面図を図13に示す。また、図中のA-A'断面図を図14に示す。また、製造工程図を図15及び図16に示す。但し、図13～16中で同じ符号を付したものは同じものを示す。ここで、141は層間絶縁層、142はコンタクトホールである。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0160

【補正方法】変更

【補正内容】

【0160】上記工程で作製した複数の導電性膜3がマトリクス配線された電子源基板1（図13）をリアプレート111に固定した後、電子源基板1の5mm上方に、フェースプレート116（ガラス基板113の内面に蛍光膜114とメタルバック115が形成されている）を支持枠112を介して十分に位置合わせをして配置し、フェースプレート116、支持枠112、リアプレート111の接合部にフリットガラスを塗布し、大気中で400℃～500℃で10分以上焼成することで封着した。またリアプレート111への電子源基板1の固定もフリットガラスで行なった。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】図13

【補正方法】変更

【補正内容】

【図13】本発明の実施例5の表示装置に用いた電子源を示す図である。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】図14

【補正方法】変更

【補正内容】

【図14】本発明の実施例5に係る電子源の部分断面図

である。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】図15

【補正方法】変更

【補正内容】

【図15】実施例5に係る電子源の製造工程図である。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】図16

【補正方法】変更

【補正内容】

【図16】実施例5に係る電子源の製造工程図である。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】図17

【補正方法】変更

【補正内容】

【図17】本発明の実施例6の画像形成装置のブロック図である。

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 1 区分

【発行日】平成 13 年 3 月 16 日 (2001. 3. 16)

【公開番号】特開平 9-35620

【公開日】平成 9 年 2 月 7 日 (1997. 2. 7)

【年通号数】公開特許公報 9-357

【出願番号】特願平 7-202764

【国際特許分類第 7 版】

H01J 1/30

9/02

31/12

【F 1】

H01J 1/30 B

9/02 B

31/12 C

【手続補正書】

【提出日】平成 12 年 3 月 16 日 (2000. 3. 16)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正内容】

【発明の名称】電子放出素子、電子源及び画像形成装置の製造方法

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項 1】絶縁性基板上に設けた一対の電極間を連絡する導電性膜に通電処理により電子放出部を設けた電子放出素子の製造方法において、

導電性膜上に炭素、Si 及びそれらの化合物のいずれかからなる微結晶微粒子を形成する工程と、上記導電性膜に通電して電子放出部を形成する工程と、有機物質のガスを含有する雰囲気下で上記導電性膜にパルス電圧を印加する活性化工程とを有することを特徴とする電子放出素子の製造方法。

【請求項 2】前記微結晶微粒子を形成する工程を、プラズマ CVD 法を用いて行う請求項 1 の電子放出素子の製造方法。

【請求項 3】前記微結晶微粒子を形成する工程を、熱 CVD 法を用いて行う請求項 1 の電子放出素子の製造方法。

【請求項 4】前記微結晶微粒子を形成する工程において、原料ガスとして SiH₄、Si₂H₆、CH₄、C₂H₆、

のいずれかを用いる請求項 2 又は 3 の電子放出素子の製造方法。

【請求項 5】前記原料ガスとして、水素ガスを混合したガスを用いる請求項 4 の電子放出素子の製造方法。

【請求項 6】請求項 1～5 いずれかの製造方法で同一基板上に複数の電子放出素子を形成することを特徴とする電子源の製造方法。

【請求項 7】請求項 6 の製造方法で得られた電子源を、該電子源から放出される電子線を制御する制御電極と、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【請求項 8】請求項 6 の製造方法で得られた電子源を、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正内容】

【0001】

【発明の属する技術分野】本発明は、電子放出素子、該素子を複数用いた電子源及びこの電子源を用いた表示装置や露光装置等の画像形成装置の製造方法に関する。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正内容】

【0007】

【発明が解決しようとする課題】しかしながら、上記電

子放出素子においては、真空中での作動時に、放出電流の時間的変動即ちノイズ、放出電流の減少（劣化）、放出電流値の大きさ等の問題があった。本発明は、このような問題を解決し、動作駆動時に、安定で、十分な電子放出量のある高性能の電子放出素子の製造方法、該素子を用いた電子源の製造方法、及び該電子源を用いた明るく安定な画像形成装置、例えばフラットテレビの製造方法を提供することを目的とするものである。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正内容】

【0008】

【課題を解決するための手段】本発明の第1は、絶縁性基板上に設けた一対の電極間を連絡する導電性膜に通電処理により電子放出部を設けた電子放出素子の製造方法において、導電性膜上に炭素、Si及びそれらの化合物のいずれかからなる微結晶微粒子を形成する工程と、上記導電性膜に通電して電子放出部を形成する工程と、有機物質のガスを含有する雰囲気下で上記導電性膜にパルス電圧を印加する活性化工程とを有することを特徴とする電子放出素子の製造方法を提供するものである。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】本発明の第2は、上記本発明の第1に係る製造方法で同一基板上に複数の電子放出素子を形成することを特徴とする電子源の製造方法を提供するものである。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正内容】

【0010】本発明の第3は、上記電子源の製造方法で得られた電子源を、該電子源から放出される電子線を制御する制御電極と、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法、並びに、上記電子源の製造方法で得られた電子源を、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法を提供するものである。